

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H01L 51/05 (2006.01)
H01L 51/40 (2006.01)



[12] 发明专利申请公开说明书

[21] 申请号 200510016807.5

[43] 公开日 2006年1月11日

[11] 公开号 CN 1719636A

[22] 申请日 2005.5.20

[21] 申请号 200510016807.5

[71] 申请人 中国科学院长春应用化学研究所

地址 130022 吉林省长春市人民大街 5625 号

[72] 发明人 闫东航 王 军 张吉东

[74] 专利代理机构 长春科宇专利代理有限责任公司
代理人 马守忠

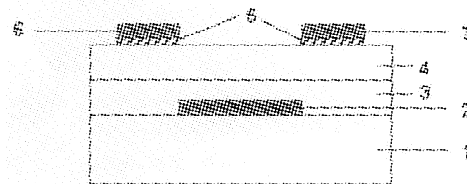
权利要求书 3 页 说明书 10 页 附图 3 页

[54] 发明名称

含有非反应活性缓冲层的有机薄膜晶体管及其制作方法

[57] 摘要

本发明属于有机薄膜晶体管技术领域，具体涉及含有非反应活性缓冲层的有机薄膜晶体管及其制作方法。本发明通过在源/漏电极和有机半导体层之间增加一层非反应活性的缓冲层，缓冲层是有机半导体材料，电导率在 $10^{-6} \sim 10^{-1} \Omega^{-1} \text{cm}^{-1}$ 之间，该缓冲层的设计可以减小金属电极和有机半导体之间的接触势垒从而增加电荷的注入效率。缓冲层可以通过光刻剥离或掩模版或者刻蚀的方法放置在源/漏电极之下。在有源矩阵液晶显示装置、柔性集成电路和传感器等可以使用这一类薄膜晶体管器件。



1、一种含有非反应活性缓冲层的有机薄膜晶体管，其含有衬底（1）、栅电极（2）、栅绝缘层（3）、有机半导体层（4）、源电极（6）、漏电极（7），其特征在于，源电极（6）和漏电极（7）与有机半导体层（4）之间含有非反应活性的缓冲层（5）；缓冲层（5）所采用的有机半导体是含有 7,7',8, 8'-四氰基苯醌的电荷转移复合物，或者是稀土双酞菁化合物，或者是聚乙炔、聚苯胺、聚吡咯、聚噻吩、聚对苯撑中的至少一种有机半导体共混或共晶构成，电导率在 $10^{-6}\sim 10^{-1}\Omega^{-1}\text{cm}^{-1}$ 之间。

2、一种根据权利要求1所述含有非反应活性缓冲层的有机薄膜晶体管，其特征在于所述的绝缘层（3）与源电极（6）和漏电极（7）之间含有非反应活性缓冲层（5），缓冲层（5）上面是源/漏电极（6）和（7），在绝缘层（3）、源/漏电极（6）和（7）上面是有源层（4）。

3、一种根据权利要求1或2所述的含有非反应活性缓冲层的有机薄膜晶体管，其特征在于所述的缓冲层（5）在源/漏电极（6）与（7）间的沟道处是不连续的。

4、一种根据权利要求1、2或3所述含有非反应活性缓冲层的顶电极有机薄膜晶体管的制备方法，其特征在于：

1) 在衬底(1)上溅射或蒸发一层金属 Ta、Ti、W、Al、ITO、Cr、Au、Ag 或者 Mo，通过光刻的方法成栅电极(2)；

2) 在栅电极（2）和衬底（1）上面溅射或蒸发一层栅绝缘膜(3)或者 Ta_2O_5 、 Al_2O_3 、 TiO_2 、 SiO_2 、 $\text{SiN}_{1\sim 1.5}$ 金属氧化物或氮化物中的一种或二种或者为钛锆酸钡；

3) 在栅绝缘层(3)表面上形成有机半导体材料有源层(4)；

4) 在有源层(4)表面上形成缓冲层(5)；

5) 在缓冲层(5)表面用 Au、Ag、Mo 或 Al、Cu、Cr、Ti、Mg、Ca 中的一种或两种形成源/漏电极(6)和(7);

6) 用源/漏(6)和(7)作为掩模板, 采用干刻方法刻蚀掉暴露在源/漏电极外的缓冲层(5)。

5、一种根据权利要求 1、2 或 3 所述含有非反应活性缓冲层的顶电极有机薄膜晶体管的制备方法, 其 1)、2)、3) 同权利要求 4, 其特征在于:

4) 在有源层(4)表面上通过掩模板形成缓冲层(5);

5) 在缓冲层(5)表面通过掩模板用金属 Au、Ag、Mo 或 Al、Cu、Cr、Ti、Mg、Ca 中的一种或两种形成源/漏电极(6)和(7)。

6、根据权利要求 1、2 或 3 所述含有非反应活性缓冲层的顶电极有机薄膜晶体管的制备方法, 其 1)、2)、3) 同权利要求 4, 其特征在于:

4) 在有机半导体材料有源层(4)表面, 旋涂一层光刻胶, 构建源/漏电极图案;

5) 在有源层(4)表面上形成缓冲层(5);

6) 在缓冲层(5)表面用 Au、Ag、Mo 或 Al、Cu、Cr、Ti、Mg、Ca 中的一种或两种形成源/漏电极(6)和(7);

7) 采用剥离技术, 剥去沟道处的缓冲层材料(5)和源/漏电极(6) 和(7)。

7、根据权利要求 1、2 或 3 所述含有非反应活性缓冲层的底电极有机薄膜晶体管的制备方法, 其 1)、2)同权利要求 4, 其特征在于:

3) 在栅绝缘层(3)表面上形成缓冲层(5);

4) 在缓冲层(5)表面用 Au、Ag、Mo 或 Al、Cu、Cr、Ti、Mg、Ca 中的一种或两种形成源/漏电极(6)和(7);

5) 用源/漏(6)和(7)作为掩模板, 采用干刻(RIE)方法刻蚀掉暴露在源/漏电极外的缓冲层(5);

6) 在栅绝缘层(3)、源/漏电极(6)和(7)的表面上形成有机半导体材料有

源层(4)。

8、根据权利要求 1、2 或 3 所述含有非反应活性缓冲层的底电极有机薄膜晶体管的制备方法，1)、2) 同权利要求 4，其特征在于：

3) 在栅绝缘层(3)表面上形成缓冲层(5)；

4) 在缓冲层(5)表面用 Au、Ag、Mo 或 Al、Cu、Cr、Ti、Mg、Ca、中的一种或两种形成源/漏电极(6)和(7)；

5) 采用剥离技术，剥去沟道处的缓冲层材料(5)和源/漏电极(6) 和(7)；

6) 在栅绝缘层(3)、源/漏电极(6)和(7)的表面上形成有机半导体材料有源层(4)。

含有非反应活性缓冲层的有机薄膜晶体管及其制作方法

技术领域

本发明属于有机薄膜晶体管(以下简称 OTFT)的技术领域,具体涉及含有非反应活性缓冲层的 OTFT 及其制作方法。

背景技术

近年来,OTFT 在柔性有源矩阵显示和柔性集成电路等方面显现出应用潜力。发展高载流子迁移率、低工作电压、大开关电流比的材料与器件是目前 OTFT 实际应用的迫切需要。然而,大的接触电阻严重的限制了载流子的注入,降低了器件性能。F. Garnier 等人提供了一种采用电荷转移复合物 TCNQ 作为掺杂剂 (F. Garnier *et al Mat. Res. Symp. Soc. Bull*, 52-56, June 1999), 来改善源/漏电极的载流子注入性质,但是由于电荷转移复合物的成膜性差,并且 TCNQ 分子能在有源层移动造成关态电流的增大,损害器件的开关电流比性质。Hagen Klauk 等人也提供了一种对源/漏电极下的有机半导体进行反应性掺杂的方法(美国发明专利, Pub.No. US2003/0092232A1), 实现了改善源/漏电极的载流子注入性质。遗憾的是,这种方法的器件稳定性变差。近来, Raoul Schroeder 等人使用无机掺杂剂(FeCl_3)掺杂 P 型半导体 (pentacene)改善接触性质。但由于离子的扩散,导致本体电导增大,从而损失了开关态电流比(*Appl.Phys.Lett* 64, 2004, 1004), 化学修饰电极的方法也被提出去改善有机薄膜晶体管的接触性质,但是由于此方法的重复性差,在实际应用中仍存在一些问题。(David J. Gundlach, *et al IEEE Electron Device Letters*, vol 22, 571 2001).

发明内容

本发明的目的是提供一类含有非反应活性缓冲层的有机薄膜晶体管器件,采用源/漏电极与有机半导体之间增加非反应活性的较高电导率缓冲层,且该缓冲层在器件的沟道处不连续。在不损失器件的开关态电流比的情况下,改善接触性质,增加载流子的注入性质,达到提高器件性能的目的。其

具体结构有如图 1a 的顶电极构型和图 1b 的底电极构型两种

本发明的另一目的是提供含有非反应活性缓冲层的有机薄膜晶体管器件的制作方法。该方法只在常规器件结构的基础上仅增加一层缓冲层，工序简单。

一般来说，本发明的有机晶体管可以加工形成二维和三维的集成器件中的元件。这些集成器件可应用在柔性集成电路、有源矩阵显示和传感器等方面。使用基于本发明的薄膜晶体管元件可以低温加工。制作本发明的薄膜晶体管的方法不限于传统的光刻工艺，也可以采用打印、印刷等加工方法。

本发明采用极性小的高导电性有机半导体，电导率在 $10^{-6} \sim 10^{-1} \Omega^{-1} \text{cm}^{-1}$ 材料为缓冲层，缓冲层在沟道处不连续，有利于降低器件的关态电流和器件的开启电压，增强器件的开态电流，提高器件的综合性能。

本发明的方法在不增加光刻等常规复杂工艺的情况下，就可以改善 OTFT 器件的性能。

本发明 OTFT 顶电极构型剖面示意图 1a，具体的制作方法如下：

第一步，在衬底 1 上溅射或蒸发一层金属 Ta、Ti、W、Al、ITO、Cr、Au、Ag 或 Mo，并采用光刻的方法形成栅电极 2；

第二步，在衬底 1 和栅电极 2 的表面上溅射或蒸发一层栅绝缘膜 3 或者 Ta_2O_5 、 Al_2O_3 、 TiO_2 、 SiO_2 、 $\text{SiN}_{1-1.5}$ 金属氧化物或氮化物中的一种或二种或者为钛锆酸钡（BZT）；

第三步，在栅绝缘层 3 表面上形成有机半导体材料有源层 4；

第四步，在有源层 4 表面上形成缓冲层 5；

第五步，在缓冲层 5 表面用 Au、Ag、Mo 或 Al、Cu、Cr、Ti、Mg、Ca 中的一种或两种形成源/漏电极 6 和 7；

第六步，用源/漏电极 6 和 7 作为掩模板，采用干刻方法刻蚀掉暴露在源/漏电极外的缓冲层 5。

本发明的 OTFT 的底电极结构剖面示意图 1b，具体的制作方法如下：

第一步，在衬底 1 上溅射或蒸发一层金属 Ta、Ti、W、Al、ITO、Cr、Au、Ag 或 Mo，并采用光刻的方法形成栅电极 2；

第二步，在衬底 1 和栅电极 2 溅射或蒸发一层栅绝缘膜 3 或者 Ta_2O_5 、

Al_2O_3 、 TiO_2 、 SiO_2 、 $\text{SiN}_{1-1.5}$ 金属氧化物或氮化物中的一种或二种或者为钛锆酸钡 (BZT);

第三步, 在栅绝缘层 3 表面上形成缓冲层 5;

第四步, 在缓冲层 5 表面用 Au、Ag、Mo 或 Al、Cu、Cr、Ti、Mg、Ca 中的一种或两种形成源/漏电极 6 和 7;

第五步, 用源/漏电极 6 和 7 作为掩模板, 采用干刻方法刻蚀掉暴露在源/漏电极外的缓冲层 5;

第六步, 在栅绝缘层 3、源/漏电极 6 和 7 的表面上形成有机半导体材料有源层 4。

附图说明

图 1a 基于顶电极构型的本发明 OTFT 剖面示意图, 其也是说明书摘要的附图。

图 1b 基于底电极构型的本发明 OTFT 剖面示意图。

图 2a 是传统的顶电极器件和根据本发明的顶电极结构 OTFT 线性区的输出特性曲线。图中 \diamond 为 $V_G=0V$, \triangleleft 为 $V_G=-10V$, \triangleright 为 $V_G=-20V$, \triangle 为 $V_G=-30V$ 以上为不含有缓冲层的器件; 以下为含有缓冲层的器件 \blacksquare 为 $V_G=0V$, \bullet 为 $V_G=-10V$, \blacktriangle 为 $V_G=-20V$, \blacktriangledown 为 $V_G=-30V$ 。

图 2b 是传统的顶电极器件和根据本发明的顶电极结构 OTFT 线性区的转移特性曲线。图中 $V_D=-2V$, \blacksquare 为酞菁铜单层器件; \bullet 为含有缓冲层 LuPc_2 的酞菁铜器件。

图 3a 根据本发明的顶电极结构 OTFT 线性区和饱和区的输出特性曲线。图中 \blacksquare 为 $V_G=0V$, \bullet 为 $V_G=-10V$, \blacktriangle 为 $V_G=-20V$, \blacktriangledown 为 $V_G=-30V$, \blacklozenge 为 $V_G=-40V$, \blacktriangleleft 为 $V_G=-50V$

图 3b 根据本发明的顶电极结构 OTFT 线性区和饱和区的转移特性曲线。图中 \blacksquare 为 $V_D=-10V$, \bullet 为 $V_D=-20V$, \blacktriangle 为 $V_D=-30V$, \blacktriangledown 为 $V_D=-40V$, \blacklozenge 为 $V_D=-50V$ 。

图 1a、1b 中, 1-衬底, 2-栅电极, 3-栅绝缘层, 4-有机半导体层, 5-缓冲层, 6-源电极, 7-漏电极。

具体实施方式

实施例 1

以下使用的单酞菁化合物是市售商品，双酞菁化合物为用已知的方法进行合成的。上述两种材料均通过真空升华的方法提纯 3 次。

在 7059 玻璃衬底 1 上用射频磁控溅射方法镀上一层 Ta 金属膜，溅射的条件为：本底真空 2×10^{-3} Pa，Ar 气气压 1 Pa，射频功率 500 W，衬底温度 100 °C，并光刻成栅电极 2；在衬底 1 和栅极 2 上面用直流磁控溅射方法连续溅射一层 300 纳米的 Ta_2O_5 作为栅绝缘层 3，反应溅射条件为：本底真空 2×10^{-3} Pa， O_2 气压 0.9 Pa，直流功率 500 W，衬底温度 100 °C，然后，在 10^{-5} Pa 的高真空下加热盛有 CuPc 粉末的石英舟，使之升华到室温衬底上形成厚度约 30 纳米的半导体有源层 4；接着在 10^{-5} Pa 的高真空下加热盛有有机半导体 LuPc₂ 粉末的石英舟，使之升华到室温衬底上形成厚度约 10 纳米的缓冲层 5；接着，涂光刻胶、曝光、显影，然后以光刻胶为漏板在 10^{-5} Pa 的高真空下热蒸发一层 100 纳米的金(Au)，把样品放入丙酮溶剂中剥离掉非图形区的金形成源电极 6 和漏电极 7。沟道宽度为 1000 微米，沟道长度为 100 微米，最后用干刻(RIE)方法刻蚀掉暴露在源/漏电极外的 LuPc₂ 层，氧气流量 50 sccm，自偏压 100 伏，功率 70 瓦，时间 1 分钟，仅保留源/漏电极下面的 LuPc₂ 缓冲层 5。器件剖面示意图见图 1a。图 2a 是传统的顶电极器件和本发明 OTFT 的输出特性曲线，从图上可以看出本发明的开态电流增大了 3 倍以上。图 2b 是传统的顶电极器件和本发明 OTFT 的转移特性曲线，从图上可以看出其载流子迁移率也增大了 3 倍，其阈值电压从 -20V 减小到 -10V。

实施例 2

缓冲层所采用的材料为含有 7,7',8,8'-四氰基苯醌的电荷转移复合物。所用的源漏电极材料为 Ti 和 Au 的双层金属薄膜。所用的绝缘材料为 Al_2O_3 。其余工艺步骤和条件与实施例 1 相同。

实施例 3

缓冲层所采用的材料为聚乙炔。所用的源漏电极材料为 Ag。所用的绝缘材料为 TiO_2 。其余工艺步骤和条件与实施例 1 相同。

实施例 4

缓冲层所采用的材料为聚苯胺。所用的源漏电极材料为 Cr。所用的绝缘材料为 $\text{SiN}_{1-1.5}$ 。其余工艺步骤和条件与实施例 1 相同。

实施例 5

缓冲层所采用的材料为聚吡咯。所用的源漏电极材料为 ITO。所用的绝缘材料为 SiO_2 。其余工艺步骤和条件与实施例 1 相同。

实施例 6

缓冲层所采用的材料为聚噻吩。所用的源漏电极材料为 Ta。所用的绝缘材料为 SiO_2 和 Ta_2O_5 双层薄膜。其余工艺步骤和条件与实施例 1 相同。

实施例 7

缓冲层所采用的材料为聚对苯撑。所用的源漏电极材料为 Mo。所用的绝缘材料为 SiO_2 和 Al_2O_3 双层薄膜。其余工艺步骤和条件与实施例 1 相同。

实施例 8

在 7059 玻璃衬底 1 上用射频磁控溅射方法镀上一层 Ta 金属膜, 溅射的条件为: 本底真空 $2 \times 10^{-3} \text{Pa}$, Ar 气气压 1Pa, 射频功率 500W, 衬底温度 100°C , 并光刻成栅电极 2; 在衬底 1 和栅极 2 上面用直流磁控溅射方法连续溅射一层 300 纳米的 Ta_2O_5 作为栅绝缘层 3, 反应溅射条件为: 本底真空 $2 \times 10^{-3} \text{Pa}$, O_2 气压 0.9Pa, 直流功率 500W, 衬底温度 100°C , 接着, 在 10^{-5}Pa 的高真空下加热盛有有机半导体 LuPc_2 粉末的石英舟, 使之升华到室温衬底上形成厚度约 10 纳米的半导体层 5; 涂光刻胶、曝光、显影, 然后以光刻胶为漏板在 10^{-5}Pa 的高真空下热蒸发一层 100 纳米的金(Au), 把样品放入丙酮溶剂中剥离掉非图形区的金形成源电极 6 和漏电极 7。沟道宽度为 1000 微米, 沟道长度为 100 微米。然后, 以源漏电极为掩模板采用干刻(RIE)方法刻蚀掉源漏电极以外的 LuPc_2 薄膜, 仅保留源漏电极下面的 LuPc_2 部分。最后, 在 10^{-5}Pa 的高真空下加热盛有 CuPc 粉末的石英舟, 使之升华到 150°C 衬底上形成厚度约 30 纳米的半导体有源层 4。

实施例 9

缓冲层所采用的材料为含有 7,7',8,8'-四氰基苯醌的电荷转移复合物, 所用的源漏电极材料为 Au 和 Al 的双层薄膜, 所用的绝缘材料为 SiO_2 和 Al_2O_3 的双层薄膜。其余工艺步骤和条件与实施例 8 相同。

实施例 10

缓冲层所采用的材料为聚乙炔。所用的绝缘材料为钛锆酸钡。其余工艺步骤和条件与实施例 8 相同。

实施例 11

缓冲层所采用的材料为聚苯胺。所用的绝缘材料为钛锆酸钡和 SiO_2 的双层薄膜。其余工艺步骤和条件与实施例 8 相同。

实施例 12

缓冲层所采用的材料为聚吡咯。所用的绝缘材料为钛锆酸钡和 $\text{SiN}_{1\sim 1.5}$ 的双层薄膜。其余工艺步骤和条件与实施例 8 相同。

实施例 13

缓冲层所采用的材料为聚噻吩。所用的绝缘材料为钛锆酸钡和 Al_2O_3 的双层薄膜。其余工艺步骤和条件与实施例 8 相同。

实施例 14

缓冲层所采用的材料为聚对苯撑。所用的绝缘材料为钛锆酸钡和 TiO_2 的双层薄膜。其余工艺步骤和条件与实施例 8 相同。

实施例 15

在 7059 玻璃衬底 1 上用射频磁控溅射方法镀上一层 Ta 金属膜，溅射的条件为：本底真空 $2 \times 10^{-3} \text{Pa}$ ，Ar 气气压 1Pa，射频功率 500W，衬底温度 100°C ，并光刻成栅电极 2；在衬底 1 和栅极 2 上面用直流磁控溅射方法连续溅射一层 300 纳米的 Ta_2O_5 作为栅绝缘层 3，反应溅射条件为：本底真空 $2 \times 10^{-3} \text{Pa}$ ， O_2 气压 0.9Pa，直流功率 500W，衬底温度 100°C ，然后，在 10^{-5}Pa 的高真空下加热盛有 CuPc 粉末的石英舟，使之升华到室温衬底上形成厚度约 30 纳米的半导体有源层 4；接着在 10^{-5}Pa 的高真空下加热盛有 CuPc/CoPc=1:1 粉末的石英舟，使之升华到室温衬底上形成厚度约 10 纳米的共晶的半导体层 5；接着，涂光刻胶、曝光、显影，然后以光刻胶为漏板在 10^{-5}Pa 的高真空下热蒸发一层 100 纳米的金(Au)，把样品放入丙酮溶剂中剥离掉非图形区的金形成源电极 6 和漏电极 7。沟道宽度为 1000 微米，沟道长度为 100 微米。最后用干刻(RIE)方法刻蚀掉暴露在源/漏电极外的 CuPc/CoPc 层，氧气流量 50sccm，自偏压 100 伏，功率 70 瓦，时间 1 分钟，

仅保留源漏电极下面的 CuPc/CoPc 缓冲层 5。器件剖面示意图见图 1a。

实施例 16

缓冲层所采用的材料为含有 7,7',8,8'-四氰基苯醌的电荷转移复合物。其余工艺步骤和条件与实施例 15 相同。

实施例 17

缓冲层所采用的材料为聚乙炔。其余工艺步骤和条件与实施例 15 相同。

实施例 18

缓冲层所采用的材料为聚苯胺。其余工艺步骤和条件与实施例 15 相同。

实施例 19

缓冲层所采用的材料为聚吡咯。其余工艺步骤和条件与实施例 15 相同。

实施例 20

缓冲层所采用的材料为聚噻吩。其余工艺步骤和条件与实施例 15 相同。

实施例 21

缓冲层所采用的材料为聚对苯撑。其余工艺步骤和条件与实施例 15 相同。

实施例 22

在 7059 玻璃衬底 1 上用射频磁控溅射方法镀上一层 Ta 金属膜，溅射的条件为：本底真空 2×10^{-3} Pa，Ar 气压 1 Pa，射频功率 500 W，衬底温度 100 °C，并光刻成栅电极 2；在衬底 1 和栅极 2 上面用直流磁控溅射方法连续溅射一层 300 纳米的 Ta_2O_5 作为栅绝缘层 3，反应溅射的条件为：本底真空 2×10^{-3} Pa， O_2 气压 0.9 Pa，直流功率 500 W，衬底温度 100 °C，接着，在 10^{-5} Pa 的高真空下加热盛有 CuPc/CoPc=1:1 粉末的石英舟，使之升华到室温衬底上形成厚度约 10 纳米的半导体层 5；涂光刻胶、曝光、显影，然后以光刻胶为漏板在 10^{-5} Pa 的高真空下热蒸发一层 100 纳米的金(Au)，把样品放入丙酮溶剂中剥离掉非图形区的金形成源电极 6 和漏电极 7。沟道宽度为 1000 微米，沟道长度为 100 微米，然后，以源漏电极为掩模板采用干刻(RIE)方法刻蚀掉源漏电极以外的 CuPc/CoPc 薄膜，仅保留源漏电极下面的 CuPc/CoPc 缓冲层部分。最后，在 10^{-5} Pa 的高真空下加热盛有 CuPc 粉末的石英舟，使之升华到 150 °C 衬底上形成厚度约 30 纳米的半导体有源层 4。

实施例 23

缓冲层所采用的材料为含有 7,7',8, 8'-四氰基苯醌的电荷转移复合物。其余工艺步骤和条件与实施例 22 相同。

实施例 24

缓冲层所采用的材料为聚乙炔。其余工艺步骤和条件与实施例 22 相同。

实施例 25

缓冲层所采用的材料为聚苯胺。其余工艺步骤和条件与实施例 22 相同。

实施例 26

缓冲层所采用的材料为聚吡咯。其余工艺步骤和条件与实施例 22 相同。

实施例 27

缓冲层所采用的材料为聚噻吩。其余工艺步骤和条件与实施例 22 相同。

实施例 28

缓冲层所采用的材料为聚对苯撑。其余工艺步骤和条件与实施例 22 相同。

实施例 29

在 7059 玻璃衬底 1 上用射频磁控溅射方法镀上一层 Ta 金属膜，溅射的条件为：本底真空 2×10^{-3} Pa，Ar 气压 1 Pa，射频功率 500 W，衬底温度 100 °C，并光刻成栅电极 2；在栅极上面用直流磁控溅射方法连续溅射一层 300 纳米的 Ta₂O₅ 作为栅绝缘层 3，反应溅射：本底真空 2×10^{-3} Pa，O₂ 气压 0.9 Pa，直流功率 500 W，衬底温度 100 °C，涂光刻胶、曝光、显影，然后以光刻胶为漏板在 10^{-5} Pa 的高真空下热蒸发一层 100 纳米的金(Au)，接着，在 10^{-5} Pa 的高真空下加热盛有 CuPc/CoPc=1:1 粉末的石英舟，使之升华到室温衬底上形成厚度约 10 纳米的半导体层 5；把样品放入丙酮溶剂中剥离掉非图形区的金和 CuPc/CoPc 薄膜形成源电极 6 和漏电极 7，仅保留源漏电极下面的 CuPc/CoPc 缓冲层部分。沟道宽度为 1000 微米，沟道长度为 100 微米，最后，在 10^{-5} Pa 的高真空下加热盛有 CuPc 粉末的石英舟，使之升华到 150 °C 衬底上形成厚度约 30 纳米的半导体有源层 4。

实施例 30

缓冲层所采用的材料为以含有 7,7',8, 8'-四氰基苯醌的电荷转移复合

物。所用的源漏电极材料为 Ti。所用的绝缘材料为 $\text{SiN}_{1-1.5}$ 。其余工艺步骤和条件与实施例 29 相同。

实施例 31

缓冲层所采用的材料为聚乙炔。所用的源漏电极材料为 W。所用的绝缘材料为 $\text{SiN}_{1-1.5}$ 。其余工艺步骤和条件与实施例 29 相同。

实施例 32

缓冲层所采用的材料为聚苯胺。所用的源漏电极材料为 Al。所用的绝缘材料为 $\text{SiN}_{1-1.5}$ 。其余工艺步骤和条件与实施例 29 相同。

实施例 33

缓冲层所采用的材料为聚吡咯。所用的源漏电极材料为 Mo。所用的绝缘材料为 $\text{SiN}_{1-1.5}$ 。其余工艺步骤和条件与实施例 29 相同。

实施例 34

缓冲层所采用的材料为聚噻吩。其余工艺步骤和条件与实施例 29 相同。

实施例 35

缓冲层所采用的材料为聚对苯撑。其余工艺步骤和条件与实施例 29 相同。

实施例 36

在 7059 玻璃衬底 1 上用射频磁控溅射方法镀上一层 Ta 金属膜，溅射的条件为：本底真空 $2 \times 10^{-3} \text{Pa}$ ，Ar 气气压 1Pa，射频功率 500W，衬底温度 100°C ，并光刻成栅电极 2；在衬底 1 和栅极 2 上面用直流磁控溅射方法连续溅射一层 300 纳米的 Ta_2O_5 作为栅绝缘层 3，反应溅射的条件为：本底真空 $2 \times 10^{-3} \text{Pa}$ ， O_2 气压 0.9Pa，直流功率 500W，衬底温度 100°C ，然后，在 10^{-5}Pa 的高真空下加热盛有 CuPc 粉末的石英舟，使之升华到室温衬底上形成厚度约 30 纳米的半导体有源层 4；接着，涂光刻胶、曝光、显影，然后以光刻胶为漏板在 10^{-5}Pa 的高真空下热蒸发一层 100 纳米的金(Au)，然后在 10^{-5}Pa 的高真空下加热盛有 CuPc/CoPc=1:1 粉末的石英舟，使之升华到室温衬底上形成厚度约 10 纳米的共晶的半导体层 5；把样品放入丙酮溶剂中剥离掉非图形区的金形成源电极 6 和漏电极 7 和暴露在源/漏电极外的 CuPc/CoPc 层，沟道宽度为 1000 微米，沟道长度为 100 微米，仅保留源漏电极下面的

CuPc/CoPc 缓冲层 5，器件剖面示意图见图 1a。

实施例 37

缓冲层所采用的材料为含有 7,7',8, 8'-四氰基苯醌的电荷转移复合物。其余工艺步骤和条件与实施例 36 相同。

实施例 38

缓冲层所采用的材料为聚乙炔。其余工艺步骤和条件与实施例 36 相同。

实施例 39

缓冲层所采用的材料为聚苯胺。其余工艺步骤和条件与实施例 36 相同。

实施例 40

缓冲层所采用的材料为聚吡咯。其余工艺步骤和条件与实施例 36 相同。

实施例 41

缓冲层所采用的材料为聚噻吩。其余工艺步骤和条件与实施例 36 相同。

实施例 42

缓冲层所采用的材料为聚对苯撑。其余工艺步骤和条件与实施例 36 相同。

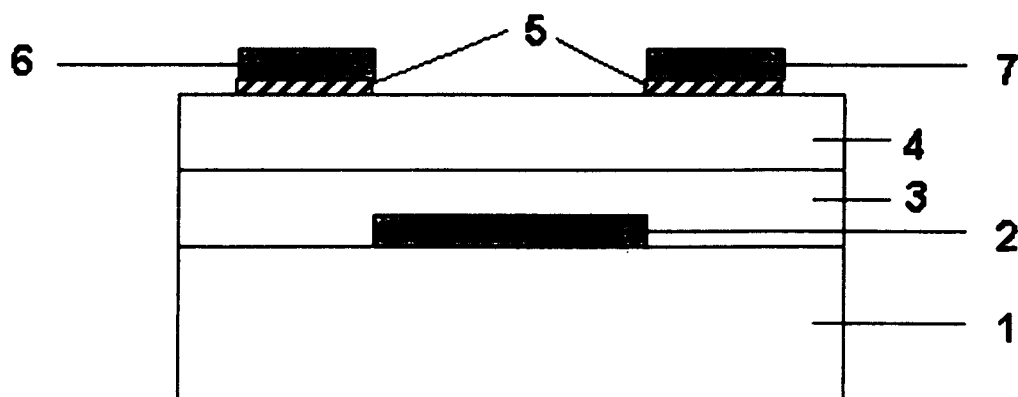


图 1a

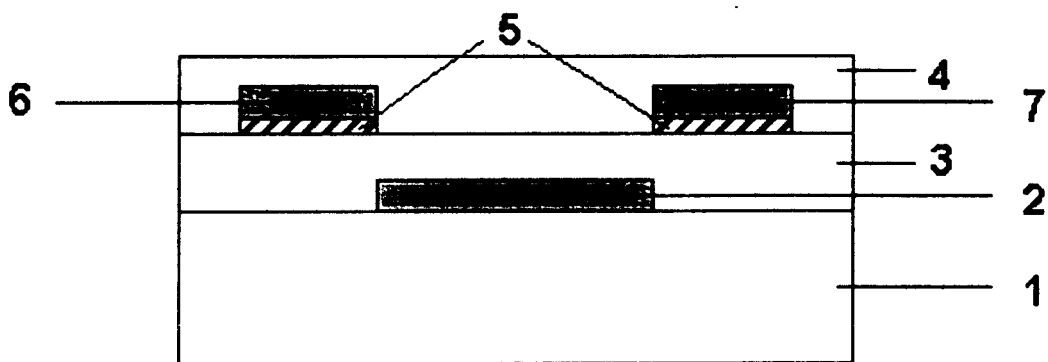


图 1b

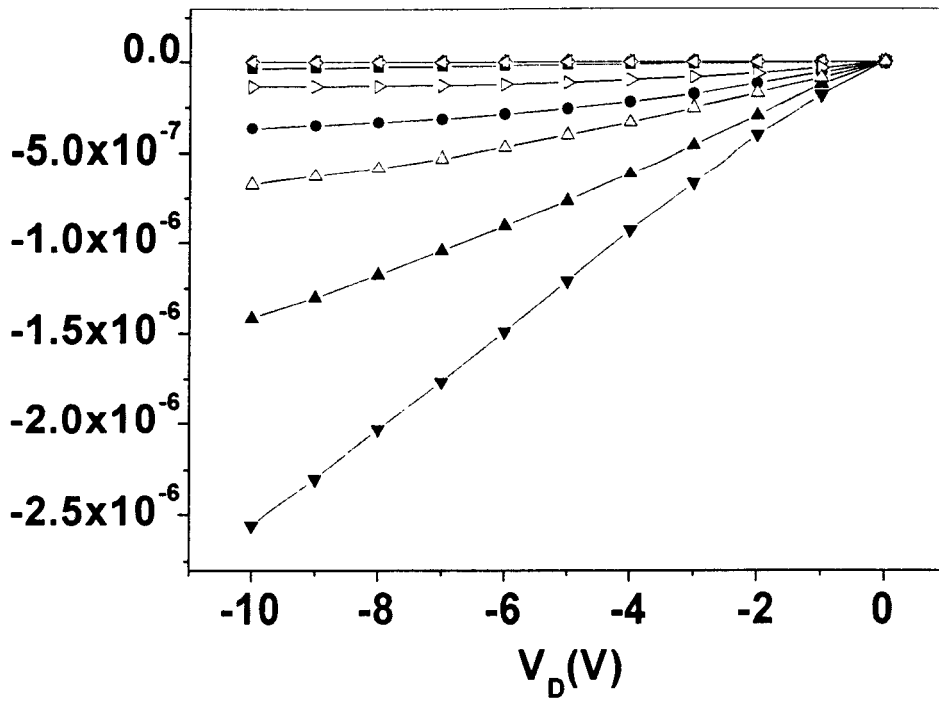


图 2(a)

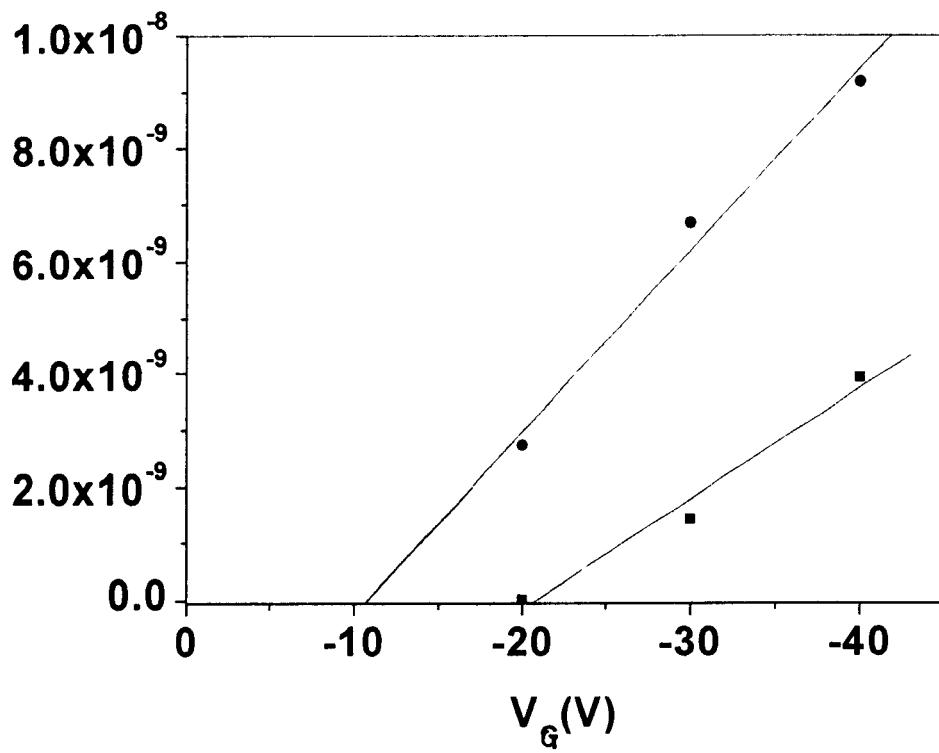


图 2(b)

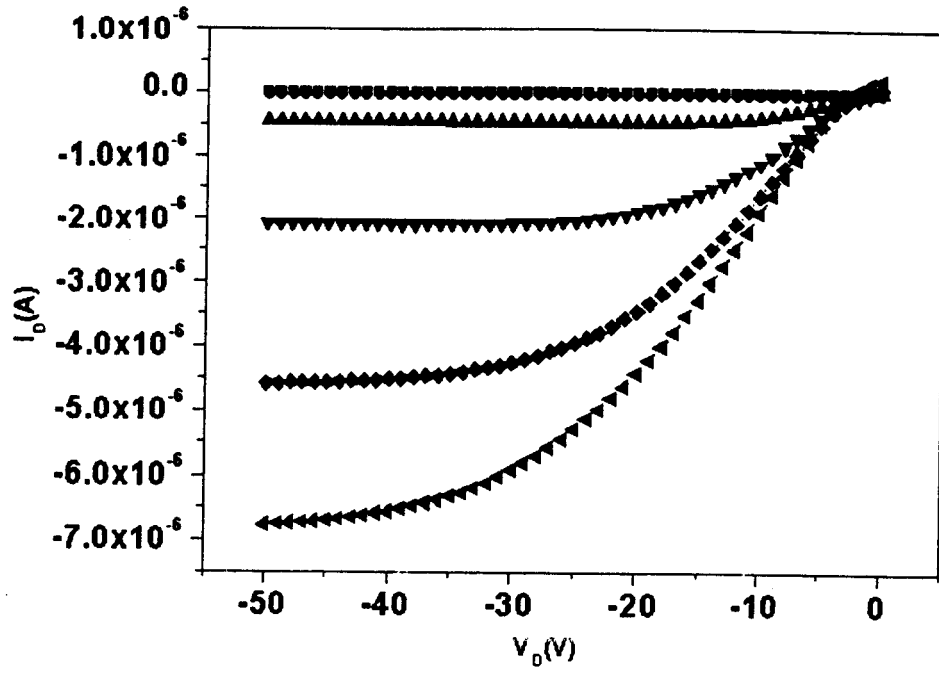


图 3 (a)

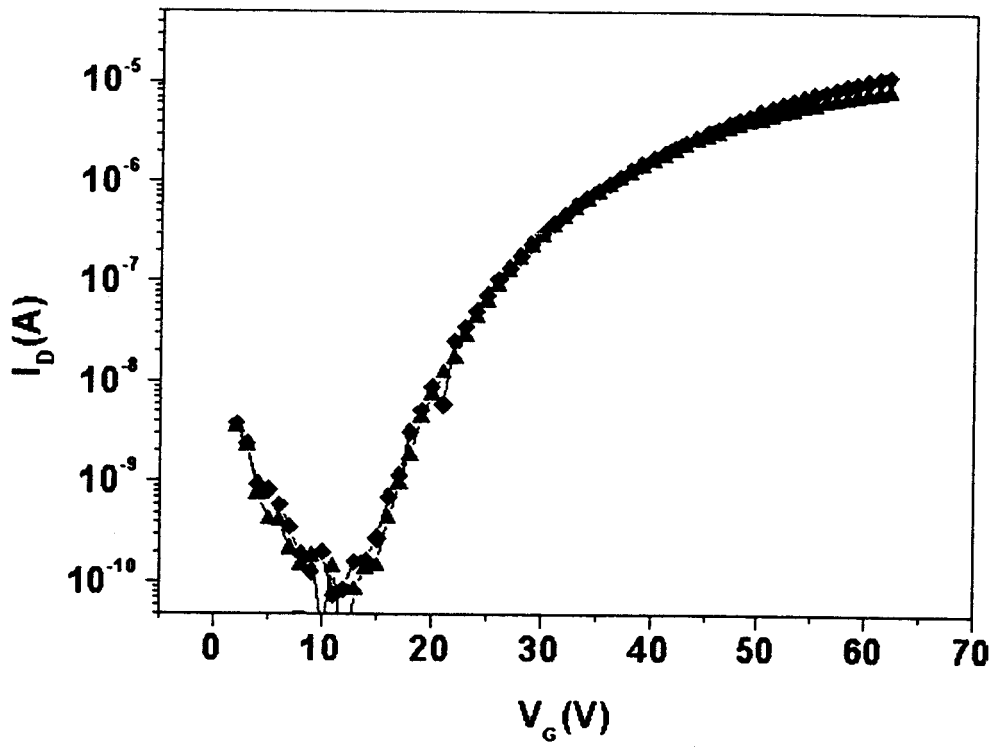


图 3 (b)